

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-339500

(43) 公開日 平成4年(1992)11月26日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 S 5/02		8421-5H		
H 0 3 H 17/02	P	8731-5 J		
H 0 4 S 1/00	B	8421-5H		
	D	8421-5H		
		7227-5H		
			G 1 0 K 15/00	B

審査請求 未請求 請求項の数1(全 4 頁) 最終頁に続く

(21) 出願番号 特願平3-111364

(22) 出願日 平成3年(1991)5月16日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 矢沢 晃

東京都港区芝五丁目7番1号日本電気株式会社内

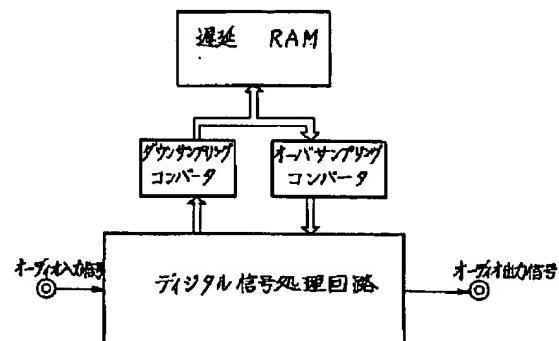
(74) 代理人 弁理士 内原 晋

(54) 【発明の名称】 サラウンド回路

(57) 【要約】

【目的】サラウンド処理に於ては、遅延RAMを用いて遅延処理が行なわれる。ところが、通常遅延RAMは256Kビットを大容量必要であり、サラウンド処理のうちフィルタ処理を行なうDSPとの1チップ化は困難であった。そこで、本発明は遅延RAMに書き込む前にダウンサンプリングし、読み出したデータをオーバーサンプリングすることを特徴としている。これにより遅延RAMは小さく出来、DSPとの1チップ化も可能となる。

【構成】デジタル信号処理回路、サンプリング周波数のダウンサンプリングを行なうダウンサンプリングコンバータ、遅延RAM、サンプリング周波数のオーバーサンプリングを行なうオーバーサンプリングコンバータから構成される。



【特許請求の範囲】

【請求項1】 遅延RAMを用いてデジタル信号の遅延処理を行なうサラウンド回路に於て、該遅延RAMにはサンプリング周波数をダウンサンプリングされたデジタル信号が書き込まれ、該遅延RAMから読み出されたデジタル信号はサンプリング周波数をオーバーサンプリングすることを特徴としたサラウンド回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はサラウンド回路に関し、特にデジタル信号をRAMを使用して遅延させることにより実現されるサラウンド回路に関する。

【0002】

【従来の技術】 従来のサラウンド回路は図2に示すようにデジタル信号処理回路及び遅延RAMにより構成される。次にその動作について説明する。サラウンド回路を実現する為にはデジタル信号の遅延処理が必要となる。これはエコーサウンド等のサラウンド音が入力信号及びその遅延信号から構成される為である。そこで本従来例ではオーディオ入力信号がデジタル信号処理回路20

【0003】 遅延RAMから読み出されたデジタル信号は再びデジタル信号処理回路に入り、様々なデジタル信号処理されてサラウンド音となる。

【0004】 ここで、このデジタル信号処理とはフィルタ処理、デジタル信号の加算、減算、乗算等である。

【0005】

【発明が解決しようとする課題】 この従来のサラウンド回路では遅延RAMには入力デジタル信号がそのままのサンプリング周期で書き込まれており、遅延RAMの容量が大きくなってしまいう問題点があった。

【0006】 通常のオーディオ信号の場合にはサンプリング周波数が44.1KHz、32KHz、48KHz等があり、サラウンド音を忠実に再現するには256Kビットという大容量のRAMが必要であり、このようなRAMは現在のLSI製造技術ではデジタル信号処理回路と同一チップ上に構成することは困難であった。

【0007】

【課題を解決するための手段】 本発明のサラウンド回路はデジタル信号処理回路、サンプリング周波数のダウンサンプリングを行なうダウンサンプリングコンバータ、遅延RAM、サンプリング周波数のオーバーサンプリングを行なうオーバーサンプリングコンバータとを備えている。

【0008】

【実施例】 次に本発明について図面を参照して説明する。

【0009】 図1は本発明のサラウンド回路の一実施例である。オーディオ入力信号はデジタル信号処理回路

に入力され、次に遅延RAMに書き込まれるが、その前にダウンサンプリングコンバータによってサンプリング周波数が下げられる。ダウンサンプリングされたデジタル信号はそのデータの量は少なくなる。例えば1/2にダウンサンプリングすることによりそのデータ量は1/2になる。従って遅延RAMに書き込まれるデータ量も低減することが可能となる。一方遅延RAMから読み出されたデータは書き込み時と逆にオーバーサンプリングされることによりもとのサンプリング周波数に戻される。このような処理を遅延RAMへの書き込み、読み出し時に行なうことにより遅延RAMの容量を小さくすることが可能となる。

【0010】 一方、このような操作を行なうことにより遅延データの周波数成分は当然のことながらダウンサンプリングした分だけ下がってしまう。ところが本来エコー等のサラウンド音は部屋の中で反射した音を再現したものであり、その反射により周波数成分も落ちており、サラウンド音生成には全く問題とならない。

【0011】 図3及び図4はそれぞれダウンサンプリングコンバータの実際の回路例を示している。ダウンサンプリングとは基本的にはデジタル信号の間引きを意味するが、いきなり間引くと折り返しノイズが発生してしまう為その前にローパスフィルタ処理を行なう必要がある。第3図ではFIRデジタルフィルタで、第4図はIIRデジタルフィルタでこのローパスフィルタを実現している。このときのフィルタ処理には特性はそれ程問題とならない。それは本来反射音を再現する訳であるが反射音の特徴は反射の為にかなり悪くなっているのが普通であり、それを再現する回路にも特性をそれ程要求しない。図5はこのダウンサンプリングコンバータによる周波数特性の変換を示している。

【0012】 また、図6、図7はオーバーサンプリングコンバータの例を示しており、図8はその周波数特性の変換を示している。

【0013】

【発明の効果】 以上説明したように本発明は、サラウンド処理に必要な遅延RAMの容量を低減することが可能となり、また現状のLSI製造技術に於てもデジタル信号処理と遅延RAMを同一チップ上に形成可能なレベルまで下げることが可能となるという効果を有する。

【図面の簡単な説明】

【図1】 本発明のサラウンド回路である。

【図2】 従来例図である。

【図3】 ダウンサンプリングコンバータの一例である。

【図4】 ダウンサンプリングコンバータの他の例である。

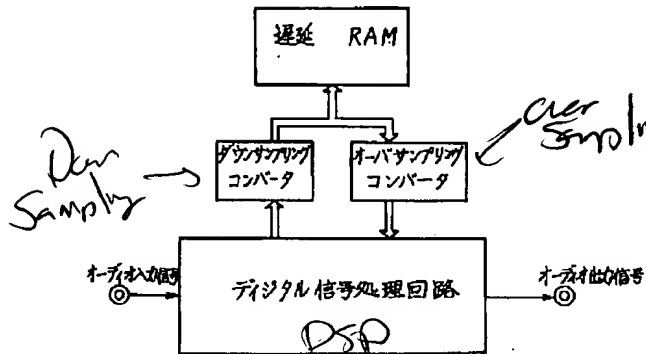
【図5】 図3、図4の周波数特性図である。

【図6】 オーバーサンプリングコンバータの一例である。

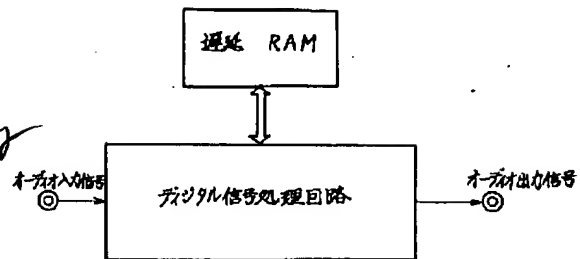
【図7】 オーバーサンプリングコンバータの他の例である。

【図8】図6、図7の周波数特性図である。

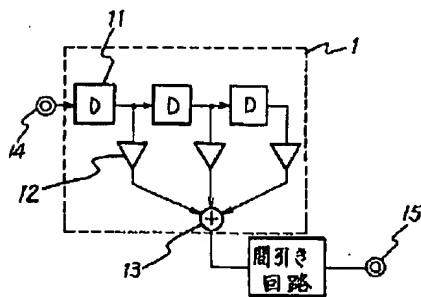
【図1】



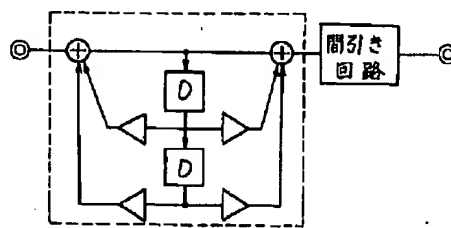
【図2】



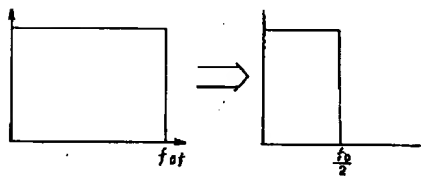
【図3】



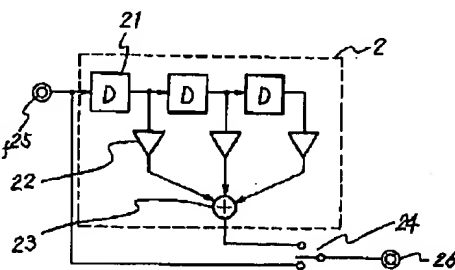
【図4】



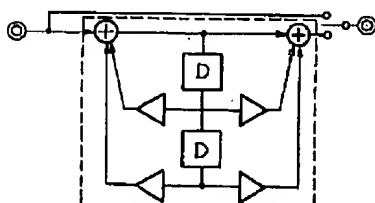
【図5】



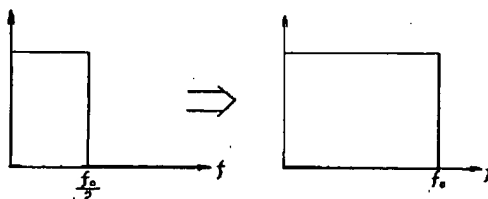
【図6】



【図7】



【図8】



(4)

特開平4-339500

フロントページの続き

(51) Int. Cl.⁵

// G10K 15/12

識別記号

庁内整理番号

F I

技術表示箇所

PAT-NO: JP404339500A
DOCUMENT-IDENTIFIER: JP 04339500 A
TITLE: SURROUNDING CIRCUIT
PUBN-DATE: November 26, 1992

INVENTOR-INFORMATION:
NAME
YAZAWA, AKIRA

ASSIGNEE-INFORMATION:
NAME COUNTRY
NEC CORP N/A

APPL-NO: JP03111364
APPL-DATE: May 16, 1991

INT-CL (IPC): H04S005/02, H03H017/02 , H04S001/00 ,
G10K015/12

US-CL-CURRENT: 381/17

ABSTRACT:

PURPOSE: To faithfully reproduce the surrounding sound by writing a down-sampling signal of a sampling frequency in a delay RAM, and reading out the sampling frequency by executing over-sampling.

CONSTITUTION: An audio input signal, is inputted to a digital signal processing circuit, its sampling frequency is lowered by a down-sampling converter, and it is written in a delay RAM. As a result, the written data quantity is reduced. Also, data read out of the delay RAM is subjected to

over-sampling in reverse to the time of write, and returned to its original sampling frequency. As a result, the capacity of the delay RAM required for a surrounding processing can be reduced, and a digital signal processing and the delay RAM can be lowered to a level in which they can be formed on the same chip. In such a way, a surrounding sound can be reproduced faithfully.

COPYRIGHT: (C)1992,JPO&Japio